

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-204450

(43)Date of publication of application : 30.07.1999

(51)Int.Cl.

H01L 21/225

H01L 27/108

H01L 21/8242

(21)Application number : 10-001321

(71)Applicant : HITACHI LTD

(22)Date of filing : 07.01.1998

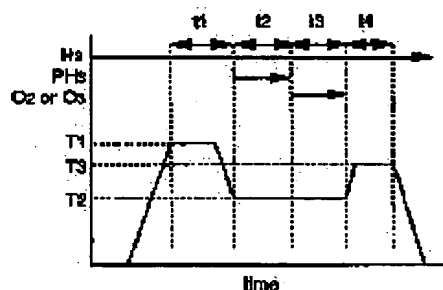
(72)Inventor : KIYOTA YUKIHIRO
INADA TARO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE OF THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an appropriate impurity concentration in a high-concentration region, by attaching a layer containing an impurity atom or molecule, then attaching an atom or molecule restraining outward diffusion and volatilization of the impurity in the same atmosphere, and then carrying out thermal diffusion.

SOLUTION: After installing a silicon substrate in a chamber of an atmospheric pressure and sufficiently carrying out purging with nitrogen, the atmosphere inside the chamber is replaced by hydrogen. After heating the wafer up to a temperature T1 in the hydrogen atmosphere and removing a native oxide on the surface for a time period t1, the temperature is lowered to a phosphorus adsorption temperature T2. After causing a hydrogen-diluted PH3 gas to flow to adsorb an impurity layer for a time period t2 from the time point when the phosphorus adsorption temperature T2 is reached, the gas is switched to N2O to oxidize the impurity adsorbing layer for a time period t3. After that, the temperature is raised again to a temperature T3 to diffuse phosphorus into silicon. The temperature T3 is set between the temperature T1 and the phosphorus adsorption temperature T2.



LEGAL STATUS

[Date of request for examination]

08.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-204450

(43) 公開日 平成11年(1999) 7月30日

(51) Int.Cl.⁴

H 0 1 L 21/225
27/108
21/8242

識別記号

F I

H 0 1 L 21/225
27/10

M

6 2 1 C

審査請求 未請求 請求項の数12 O L (全 7 頁)

(21) 出願番号 特願平10-1321

(22) 出願日 平成10年(1998) 1月7日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 清田 幸弘

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 稲田 太郎

東京都杉並区井草3-11-13

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 半導体装置およびその製造方法

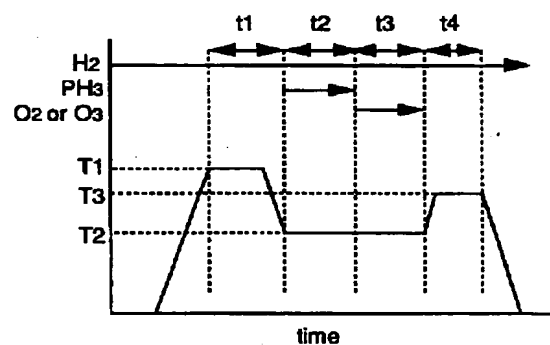
(57) 【要約】

【課題】 不純物を気相からシリコン中に拡散させる場合、不純物の性質によって、高濃度化が困難、あるいは過剰に不純物が吸着してしまう、といった問題がある。

【解決手段】 不純物を含む層を吸着させたあとに、不純物の外方拡散や再蒸発を抑制あるいは促進するとともに蒸気圧を変化させる作用を持つ層を付着させることによって不純物濃度を制御する。

【効果】 不純物層を吸着した後にO₂などを供給することで、N型不純物の場合は不純物単体よりも蒸気圧の低い化合物を形成して再蒸発を抑制し、より高濃度化を図ることができた。P型不純物の場合は不純物単体よりも蒸気圧の高い化合物を形成して再蒸発を促進し、過剰なボロンを除去することができた。

図 1



【特許請求の範囲】

【請求項1】半導体基板に該半導体基板とは反対の導電型を示す不純物を導入して拡散層を形成する不純物拡散法において、半導体表面を清浄化して活性にする工程と、不純物原子あるいは分子を含む層を付着させる工程と、同一雰囲気中で不純物の外方拡散や揮発を抑制、あるいは促進する作用を持つ原子あるいは分子を含む層を付着させる工程と、熱拡散によって該不純物を該半導体基板中に拡散させる工程を含むことを特徴とする半導体装置の製造方法。

【請求項2】上記半導体基板がシリコンであることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】上記反対導電型を示す不純物が、ヒ素、リン、アンチモンなどのN型を示す不純物であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】上記反対導電型を示す不純物が、ボロン、ガリウム、インジウムなどのP型を示す不純物であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】上記不純物の外方拡散を抑制する原子あるいは分子が、上記反対導電型を示す不純物と反応して、該反対導電型を示す不純物よりも蒸気圧の低い物質を形成する作用を持つものであることを特徴とする請求項1乃至4記載の半導体装置の製造方法。

【請求項6】上記反対導電型を示す不純物よりも蒸気圧の低い物質が、 P_2O_3 、 P_2O_5 、 PBr_3 、 PCl_3 であることを特徴とする請求項5記載の半導体装置の製造方法。

【請求項7】上記不純物の外方拡散を促進する原子あるいは分子が、上記反対導電型を示す不純物と反応して、該反対導電型を示す不純物よりも蒸気圧の高い物質を形成する作用を持つものであることを特徴とする請求項1乃至4記載の半導体装置の製造方法。

【請求項8】上記反対導電型を示す不純物よりも蒸気圧の高い物質が、 B_2O_3 、 BBr_3 、 BCl_3 であることを特徴とする請求項7記載の半導体装置の製造方法。

【請求項9】請求項1乃至8記載の製造方法を用いて不純物拡散層を形成したことを特徴とする半導体装置。

【請求項10】上記半導体装置が多結晶シリコンを用いた容量素子であることを特徴とする請求項9記載の半導体装置。

【請求項11】上記半導体装置が多結晶シリコンを用いた容量素子とMOS型トランジスタからなるメモリ装置であることを特徴とする請求項9記載の半導体装置。

【請求項12】上記半導体装置が大型計算機で使用されることを特徴とする請求項9乃至11のいずれかに記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高性能半導体装置及びその製造方法、特に高濃度の不純物拡散層を低温にて

形成する拡散方法に関する。

【0002】

【従来の技術】従来の技術をPH₃ガスを拡散源としてシリコン中にリンを拡散させる例を用いて説明する。図18は水素雰囲気中でシリコン表面の自然酸化膜を除去した後にPH₃ガスを流してリンを拡散させた試料の、リンプロファイルを示している。いずれの温度においてもリンのピーク濃度は10の20乗/cm³以下であり、それぞれの温度におけるシリコン中のリンの固溶限に達していない。ピーク濃度はPH₃ガスの分圧を上げることによって増加するが、10の20乗/cm³以上まで達することは困難である。なお、本技術はインターナショナルコンファレンス・オン・ソリッド・ステート・デバイス・アンド・マテリアルズ1997年pp. 110-111 (Extended Abstract of the 1997 International Conference in Solid State Devices and Materials, pp. 110-111) に述べられている。

【0003】さらに別の従来例をB₂H₆ガスを拡散源としてシリコン中にボロンを拡散させる例を用いて説明する。図19は高真空中でシリコン表面の自然酸化膜を除去した後にB₂H₆ガスを流してボロンを拡散させた試料の、ボロンプロファイルを示している。ボロンのピーク濃度は10の20乗/cm³以上であり、シリコン中のボロンの固溶限以上に達している。これはシリコン基板表面に不活性なボロンが蓄積されていることを意味しており、ボロンの活性化率は低い。なお、本技術はアプライド・フィジックス・レターズ、56、pp. 1334-1335、1990年 (Applied Physics Letters, 56, pp. 1334-1335, (1990)) に述べられている。

【0004】

【発明が解決しようとする課題】上記従来例のように気相から不純物を拡散させようとする際には、表面に付着した不純物の性質によって、リンのように高濃度化が困難、あるいはボロンのように濃度が高すぎる等の問題が生じる場合がある。さらに、半導体製造プロセスの低温化という意味では、上記リン拡散の例のように1000度以上の拡散温度を必要とするプロセスは実用的ではない。

【0005】

【課題を解決するための手段】上記課題を解決するために、不純物原子あるいは分子を含む層を付着させた後に、同一雰囲気中で不純物の外方拡散や揮発を抑制する原子あるいは分子を付着させた後に熱拡散させることによって高濃度不純物拡散層を形成する。あるいは不純物原子あるいは分子を含む層を付着させた後に、同一雰囲気中で不純物の外方拡散や揮発を促進する原子あるいは分子を付着させた後に熱拡散させることによって不活性な不純物を取り除き活性化率の高い高濃度不純物拡散層を形成する。

【0006】

【発明の実施の形態】図1は請求項1、2、3、5、6に記載した本発明の一実施例であり、水素雰囲気中でPH₃ガスを拡散源としてシリコンにリンを拡散させた際のプロセスタイムチャートである。常圧のチャンバにシリコン基板を設置し、窒素によるバーンを充分行なった後にチャンバ内を水素で置換した。水素の流量は毎分50リットルである。水素雰囲気中でウェハを温度T₁まで加熱して時間t₁の間表面の自然酸化膜を除去した後に温度をリン吸着温度T₂まで下げた。ここでT₁は800℃から1000℃、T₂は500℃から600℃である。温度がT₂になった時点から時間t₂の間1%水素希釈のPH₃ガスを毎分100ミリリットル流し、不純物層を吸着させた後、ガスをN₂Oに切り替え、時間t₃の間不純物吸着層を酸化した。N₂Oガスの流量は毎分100ミリリットルである。ここでN₂Oの代わりにO₂やO₃、あるいはC₁やBrを用いてもよい。その後再び温度をT₃まで上昇させリンをシリコン中に拡散した。ここでT₃はT₁とT₂の間の温度が良い。酸素を供給した場合としない場合のシリコン中のリン分布を図2に示す。酸素を供給したことによって表面のリン濃度を20倍程度増加させることができた。

【0007】このプロセスでリンを拡散させた際のシリコン表面の模式図を図3に示す。PH₃の分解生成物であるP、PH、PH₂などは基板1に到達し、シリコン表面に吸着層2を形成する。この吸着層は揮発性が高いため、露出している状態で不純物拡散のためのアニールを行うと、リン吸着層は雰囲気中に脱離してしまい、高濃度化は困難である。そこでこの吸着層にN₂Oなどのガスにより酸素を供給することで安定化層3を形成してからアニールすることで高濃度化を図ることができた。なお、この安定化層3を形成するためにBr、C₁などを供給しても同様な効果が得られる。図4はリンおよびその化合物の蒸気圧曲線である。リンの蒸気圧は600℃から1000℃程度の拡散温度では非常に高いため、図3に示した吸着層2はシリコン表面から脱離し、気相中に再蒸発する確率が高い。一方P₂O₃、PBr₃などの化合物の蒸気圧は500℃以上ではリンの蒸気圧より低くなり、シリコン表面に残留する確率が高いため図3中の安定化層3によって高濃度化を図ることができた。リンのシリコン表面への吸着量を示す図5によれば吸着量は550℃で最大となり、それ以上の温度では再蒸発によって吸着量が減っていることがわかる。この結果よりリン吸着温度T₂は550℃とすることが高濃度化に有効である。

【0008】図6は請求項1、2、3、5、6に記載した本発明の一実施例であり、リンのさらなる高濃度化を図った際のタイムチャートである。ガス流量、圧力、温度などを図1に示した実施例と同様にし、リン吸着、酸素供給、アニールによるリン拡散、酸化層除去を繰り返すことによって図7に示すような高濃度拡散層を形成することができた。

リン吸着層へ酸素を供給して形成される酸化層は水素中のアニールにより容易に除去することができるため、シリコン清浄表面に再びPH₃を供給してリン吸着層を形成することができた。

【0009】図8は請求項1、2、4、7、8に記載した本発明の一実施例であり、水素雰囲気中でB₂H₆ガスを拡散源としてシリコンにボロンを拡散させた際のプロセスタイムチャートである。常圧のチャンバにシリコン基板を設置し、窒素によるバーンを充分行なった後にチャンバ内を水素で置換した。水素の流量は毎分50リットルである。水素雰囲気中でウェハを温度T₁まで加熱して時間t₁の間表面の自然酸化膜を除去した後に温度をボロン吸着温度T₂まで下げた。ここでT₁は800℃から1000℃、T₂は500℃から800℃である。温度がT₂になった時点から時間t₂の間0.1%水素希釈のB₂H₆ガスを毎分100ミリリットル流し、不純物層を吸着させた後、ガスをN₂Oに切り替え、時間t₃の間不純物吸着層を酸化した。N₂Oガスの流量は毎分100ミリリットルである。ここでN₂Oの代わりにO₂やO₃、あるいはBrやC₁を用いてもよい。その後再び温度をT₃まで上昇させボロンをシリコン中に拡散した。ここでT₃はT₁とT₂の間の温度が良い。酸素を供給した場合としない場合のシリコン中のボロン分布を図9に示す。ここでT₁は900℃、T₂は600℃、T₃は800℃、t₁は5分、t₂は30分、t₃は3分である。酸素を供給しない場合は表面のボロン濃度は10の22乗/cm³以上であり、その大部分は不活性である。酸素を供給したことによって表面のボロン濃度を一桁以上減少させることができ、また活性化率を90%以上に向上することができた。

【0010】このプロセスでボロンを拡散させた際のシリコン表面の模式図を図10に示す。B₂H₆の分解生成物であるB、BH、BH₂、BH₃などは基板4に到達し、シリコン表面に吸着層5を形成する。この吸着層は揮発性が低いため、この状態で不純物拡散のためのアニールを行っても雰囲気中に外方拡散することはなく、シリコン表面に残留する。その結果、不活性なボロンが表面に蓄積され表面モフォロジーの悪化などの問題を引き起こす可能性がある。そこでこの吸着層にN₂Oなどのガスにより酸素を供給することで揮発性の高い安定化層6を形成してからアニールすることで不活性なボロンを除去し、活性化率の高い高濃度拡散層を形成することができた。なお、この安定化層6を形成するためにBr、C₁などを供給しても同様な効果が得られる。図11はボロンおよびその化合物の蒸気圧曲線である。ボロンの蒸気圧は600℃から1000℃程度の拡散温度では非常に低いため、図10に示した吸着層5はシリコン表面に残留し、雰囲気中に脱離することは少ない。しかし、O₂やBrを供給することでボロンよりも蒸気圧の

高いB₂O₃、BBr₃などの安定化層6を形成することで、シリコン表面から不活性なボロンを除去することができた。

【0011】図12から15は請求項9および10に示した本発明の一実施例であり、容量素子の下部電極となる多結晶シリコン中にリンを拡散して高濃度化を図った王冠型容量素子の工程図である。図12のような化学的気相堆積法による非晶質リンドーブシリコンから成る王冠形状10を形成した。これは容量素子の下部電極となるものである。非晶質シリコン中のリン濃度は1かける10の2乗/cm³から2かける10の2乗/cm³程度が良い。その後、アニールを行い多結晶化させると図13に示すように表面に半球状の結晶粒11が形成された。アニール温度は600℃から800℃、圧力は10のマイナス6乗パスカルから10パスカル程度である。この処理により下部電極の表面積を増大させ、より大きい容量値を得ることができた。この半球状結晶粒には非晶質シリコン中のリンが十分拡散しないため、リン濃度は10の2乗/cm³以下である。半球状結晶粒中のリン濃度が十分でない場合は所期の容量値を得られない、という問題を引き起こす。そこで請求項1に記載した方法によりリンを半球状結晶粒中に拡散させた。すなわち、常圧のチャンバに容量素子の下部電極を形成したシリコン基板を設置し、窒素によるパージを充分行った後にチャンバ内を水素で置換した。水素の流量は毎分50リットルである。水素雰囲気中でウエハを900℃まで加熱して5分間表面の自然酸化膜を除去した後に温度をリン吸着温度の550℃まで下げた。その後15分間水素と共に1%水素希釈のPH₃ガスを毎分100ミリリットル流し、不純物層を吸着させた後、ガスをO₂に切り替え、5分間不純物吸着層を安定化させるための層を形成した。O₂ガスの流量は毎分10ミリリットルである。その後再び温度を800℃まで上昇させリンを多結晶シリコン中に拡散した。その結果結晶粒中のリン濃度を2かける10の2乗/cm³程度にすることができた。なお、この処理は非晶質シリコン表面に半球状結晶粒を形成するためのアニールと同時に進めても良い。すなわち、非晶質リンドーブシリコンから成る王冠形状10を形成した後に常圧のチャンバにウエハを設置し、アニールを行って半球状結晶粒を形成する際に同時にPH₃ガスを供給すれば同様の効果を得ることができた。その後図14に示すように容量用の絶縁膜12および上部電極13となるリンドーブ多結晶シリコンを堆積し、容量素子を形成した。図15は本発明の効果を示すもので得られた容量の測定値を示している。本発明を用いて半球状結晶粒に高濃度のリンを拡散したことで、従来の1.3倍の容量値が得られた。

【0012】図16は請求項11に示した本発明の一実施例であり、容量素子とMOS型トランジスタから成るメモリ素子である。図15に示したように本発明により

容量値を増大させたため、信号電圧が大きくとれ、安定な動作を実現することができた。

【0013】図17は請求項12に示した本発明一実施例を示すもので本発明による半導体装置を用いた計算機である。本実施例は本発明を実施したシリコン半導体集積回路を、命令や演算を処理するプロセッサ500が複数個並列に接続された高速大型計算機に適用した例である。本実施例では、本発明を実施した高速シリコン半導体集積回路の集積度が高いため、命令や演算を処理するプロセッサ500や、システム制御装置501や主記憶装置502などを、一辺が10〜30mmのシリコン半導体チップで構成できた。主記憶装置502の中には請求項9乃至11に記載した半導体装置が用いられている。これら命令や演算を処理するプロセッサ500と、システム制御装置501と、化合物半導体集積回路から成るデータ通信インターフェイス503を同一セラミック基板506に実装した。また、データ通信インターフェイス503と、データ通信制御装置504を同一セラミック基板507に実装した。これらセラミック基板506並びに507と、主記憶装置502を実装したセラミック基板を大きさが一辺約50cm程度、あるいはそれ以下の基板に実装し、大形計算機の中央処理ユニット508を形成した。この中央処理ユニット508内データ通信や複数の中央処理ユニット間データ通信、あるいはデータ通信インターフェイス503と入出力プロセッサ505を実装した基板509との間のデータ通信は、図中の両端矢印線で示される光ファイバ510を介して行われた。この計算機では、命令や演算を処理するプロセッサ500やシステム制御装置501や主記憶装置502などのシリコン半導体集積回路が並列に高速で動作し、また、データの通信を光を媒体として行ったために、1秒間当りの命令処理回数を大幅に増加することができた。

【0014】

【発明の効果】気相拡散法における10の2乗/cm³以上の高濃度領域における不純物濃度の制御性を向上させる。

【図面の簡単な説明】

【図1】本発明の第一の実施例を示すプロセスタイムチャート。

【図2】本発明の第一の実施例を示す不純物プロファイル。

【図3】本発明の第一の実施例を示す表面反応模式図。

【図4】本発明の第一の実施例を示す蒸気圧曲線。

【図5】本発明の第一の実施例を示すリン吸着曲線。

【図6】本発明の第二の実施例を示すプロセスタイムチャート。

【図7】本発明の第二の実施例を示す不純物プロファイル。

【図8】本発明の第三の実施例を示すプロセスタイムチ

ャート。

【図9】本発明の第三の実施例を示す不純物プロファイル。

【図10】本発明の第三の実施例を示す表面反応模式図。

【図11】本発明の第三の実施例を示す蒸気圧曲線。

【図12】本発明の第四の実施例を示す容量素子の製造工程図。

【図13】本発明の第四の実施例を示す容量素子の製造工程図。

【図14】本発明の第四の実施例を示す容量素子の製造工程図。

【図15】本発明の第四の実施例を示す容量素子の容量値。

【図16】本発明の第五の実施例を示すメモリ素子の断面図。

【図17】本発明の第六の実施例を示す大型計算機。

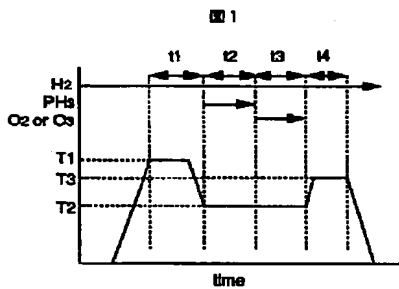
【図18】従来例を示す不純物プロファイル。

【図19】従来例を示す不純物プロファイル。

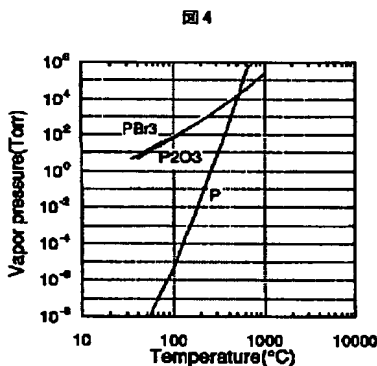
【符号の説明】

1・・・半導体基板、2・・・リン不純物吸着層、3・・・安定化層、4・・・半導体基板、5・・・ボロン不純物吸着層、6・・・安定化層、10・・・多結晶シリコンから成る容量素子下部電極、11・・・半球状結晶粒、12・・・容量素子絶縁膜、13・・・多結晶シリコンから成る容量素子上部電極、14・・・ビット線、15・・・ワード線、16・・・容量素子、17・・・ソースドレイン、500・・・シリコン半導体集積回路から成る命令や演算を処理するプロセッサ、501・・・シリコン半導体集積回路から成るシステム制御装置、502・・・シリコン半導体集積回路から成る主記憶装置、503・・・化合物半導体集積回路から成るデータ通信インタフェース、504・・・データ通信制御装置、505・・・入出力プロセッサ、506・・・セラミック基板、507・・・セラミック基板、508・・・中央処理ユニット、509・・・入出力プロセッサ実装基板、510・・・データ通信用光ファイバ。

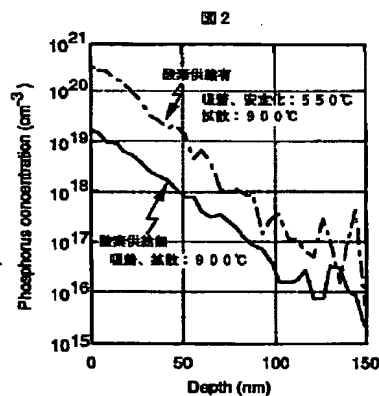
【図1】



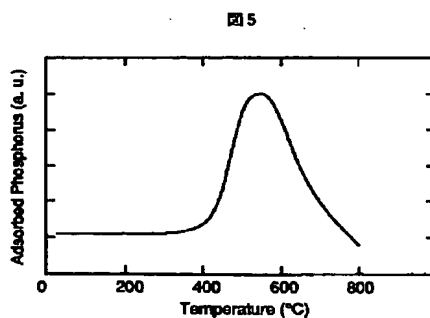
【図4】



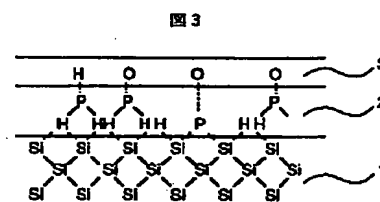
【図2】



【図5】

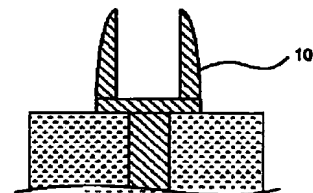


【図3】

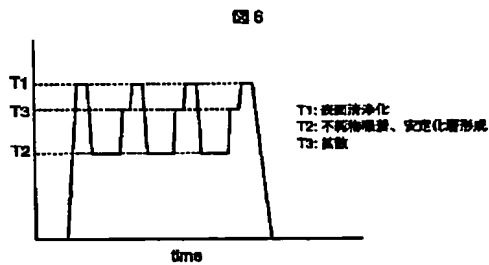


【図12】

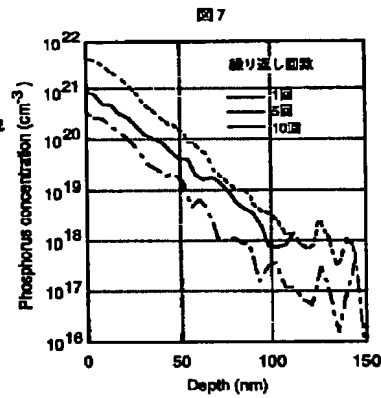
図12



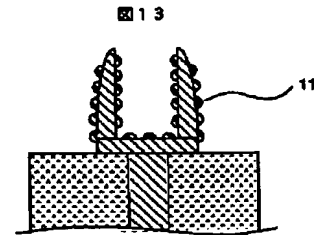
【図6】



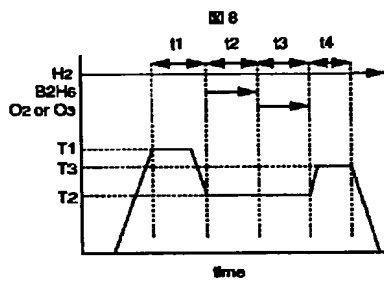
【図7】



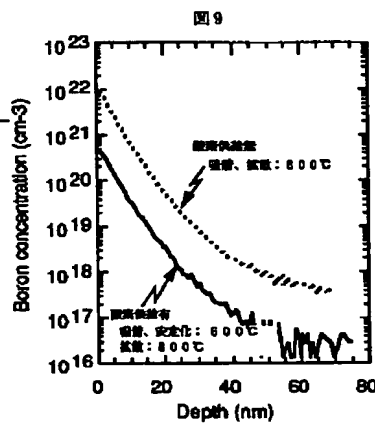
【図13】



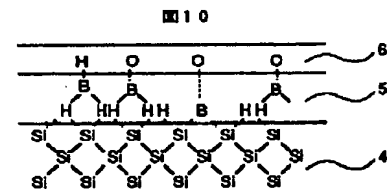
【図8】



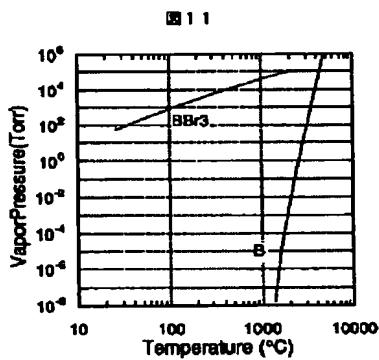
【図9】



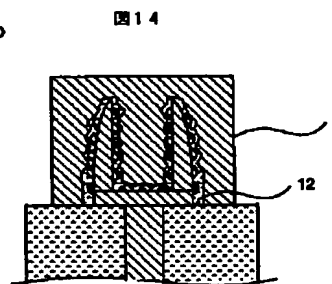
【図10】



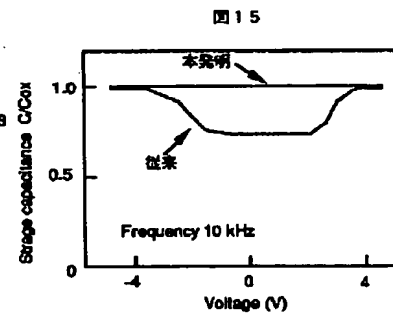
【図11】



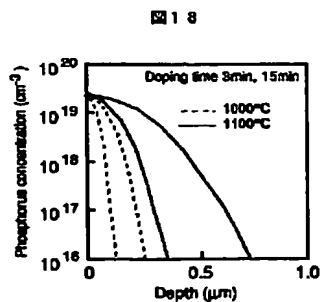
【図14】



【図15】

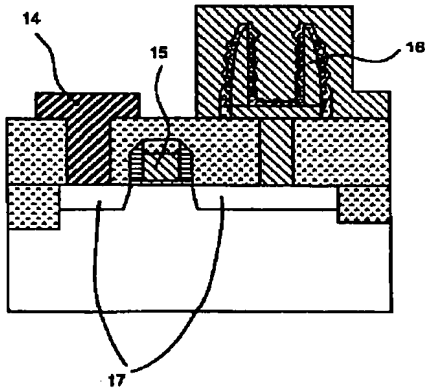


【図18】



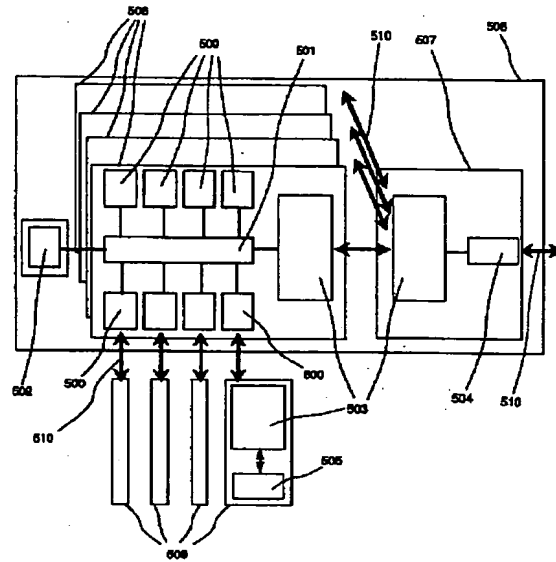
【図16】

図 16



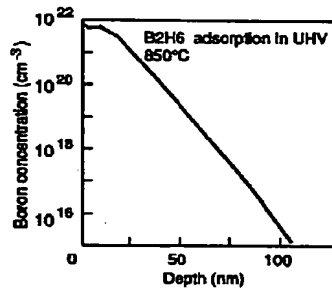
【図17】

図 17



【図19】

図 19



This Page Blank (uspto)